

日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT

U-1059
#2

JC972 U.S. PRO
09/771547
01/30/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出 願 年 月 日
Date of Application:

2000年 4月28日

出 願 番 号
Application Number:

特願2000-130192

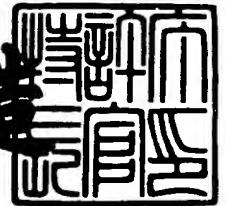
出 願 人
Applicant(s):

株式会社島津製作所

2000年12月15日

特許庁長官
Commissioner,
Patent Office

及川耕造



出証番号 出証特2000-3103766

【書類名】 特許願

【整理番号】 K1000018

【提出日】 平成12年 4月28日

【あて先】 特許庁長官 殿

【国際特許分類】 A61B 6/03

【発明者】

【住所又は居所】 京都市中京区西ノ京桑原町1番地 株式会社 島津製作
所内

【氏名】 佐藤 敏幸

【発明者】

【住所又は居所】 京都市中京区西ノ京桑原町1番地 株式会社 島津製作
所内

【氏名】 徳田 敏

【特許出願人】

【識別番号】 000001993

【氏名又は名称】 株式会社 島津製作所

【電話番号】 075-823-1111

【代理人】

【識別番号】 100097892

【弁理士】

【氏名又は名称】 西岡 義明

【電話番号】 075-823-1415

【手数料の表示】

【予納台帳番号】 005050

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 放射線検出器

【特許請求の範囲】

【請求項 1】

絶縁基板上に 2 次元格子状に行配列されたゲート線及びデータ線と、その各格子点毎に設けられ前記ゲート線及びデータ線と接続された複数の高速スイッチング素子と、その高速スイッチング素子のソース電極に接続された画素電極と、その画素電極と接地間に設けられた電荷蓄積容量とから構成されるアクティブマトリックス基板と、前記画素電極の上部に形成され光または放射線を吸収し電子-正孔対を発生する変換層とを備えた放射線検出器において、前記アクティブマトリックス基板にポリシリコン (P o l y - S i) プロセスの基板を用いたことを特徴とする放射線検出器。

【請求項 2】

光または放射線を吸収し電子-正孔対を発生する変換層が C d T e または C d Z n T e の多結晶膜であることを特徴とする請求項 1 記載の放射線検出器。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、産業用あるいは医用の放射線検出器に係わり、特に、光または放射線を吸収し電子-正孔対を発生する変換層を用いた、直接変換方式の放射線検出器に関する。

【0 0 0 2】

【従来の技術】

従来から、放射線の二次元画像検出器として、X線を感知して電荷（電子-正孔）を発生する半導体センサー（光又は放射線検出素子）を二次元状に配置し、これらにそれぞれ電気スイッチを設けて、各行毎に電気スイッチを順次オンにして各列毎にセンサの電荷を読み出すものが知られている。

【0 0 0 3】

図 3 は、従来の放射線二次元画像検出器の正面から見た構造を模式的に示した

図である。また、図 2 は、1 画素当たりの構成断面を模式的に示した図である。ガラスの支持基板 1 1 上に、X Y マトリックス状のゲート線 4 と層間絶縁膜 2 b を挟んで上部にデータ線 5 の電極配線、薄膜トランジスタ (T F T) のスイッチング素子 3、容量電極 2 a と接地電極 2 c の間に形成された電荷蓄積容量 (C s) 2、それらの上部に容量電極 2 a と接続された画素電極 1 a 等が形成されたアクティブマトリックス基板 1 0 と、そのアクティブマトリックス基板 1 0 上のほぼ全面に形成された光導電層である変換層 1、上部に設けられた共通電極 1 b によって構成されている。

【0 0 0 4】

その光導電層である変換層 1 は、X 線等の放射線が照射されることで電荷（電子－正孔）が発生する半導体材料が用いられるが、暗抵抗が高く、X 線照射に対してダイナミックレンジが広く、S/N のよい、良好な光導電特性を示すアモルファスセレンウム (a - S e) が用いられている。その光導電層 (a - S e) である変換層 1 は、アクティブマトリックス駆動回路が構成されたガラスまたは石英基板上に、2 5 0℃以下の低温で真空蒸着法によって、3 0 0 ~ 1 0 0 0 μ m の厚みに形成される。また、大面積化に対しても低コスト化が可能であることから、水素を含んだ水素化 a - S i (a - S i : H) の T F T 膜が半導体膜として、アクティブマトリックス駆動回路に用いられる。

【0 0 0 5】

上記のように、アクティブマトリックス基板は、非晶質シリコン (a - S i : H) によって形成された薄膜トランジスタ (T F T) や、X Y マトリックス電極、電荷蓄積容 (C s) を備えた構造になっており、アクティブマトリックス型液晶表示装置 (A M L C D) に用いられるアクティブマトリックス基板と同様の構造を有するので、若干の設計変更を行うだけで、放射線二次元検出器用のアクティブマトリックス基板 1 0 として利用することが容易である。

次に上記構造の放射線二次元画像検出器の動作原理について説明する。a - S e 膜等の変換層 1 に、放射線が照射されると、変換層 1 内に電荷（電子－正孔）が発生する。変換層 1 と電荷蓄積容量 (C s) 2 は電氣的に直列に接続された構造になっているので、上部の共通電極 1 b と容量電極 2 a 間に電圧を印加してお

くと、変換層 1 で発生した電荷（電子－正孔）がそれぞれ＋電極側と－電極側に移動し、その結果電荷蓄積容量（C s）2 に電荷が蓄積される。

【0 0 0 6】

上記の動作で、外部に設けられたゲート駆動回路 6 からのゲート線 4 の入力信号が T F T のゲートに入力され、T F T がオープン状態にされ、電荷蓄積容量（C s）2 に蓄積された電荷は、ソースからドレインに取りだされ、データ線 5 により外部に設けられた信号読出回路 7 に取り出される。ゲート線 4 およびデータ線 5 の電極配線、スイッチング素子 3 の薄膜トランジスタ（T F T）、電荷蓄積容量（C s）2 等は、X－Y のマトリックス状に設けられているため、T F T のゲート電極に入力する信号を、ゲート線 4 から順次に走査することで、二次元的に X 線の画像情報をデータ線 5 から得ることが出来る。

【0 0 0 7】

なお、上記の放射線二次元画像検出器は、使用する変換層 1 が X 線等の放射線に対する光導電性だけでなく、可視光や赤外光に対しても、光導電性を示す場合は、可視光や赤外光の二次元画像検出器としても用いることが出来る。

【0 0 0 8】

【発明が解決しようとする課題】

従来の放射線二次元画像検出器は、以上のように構成されているが、変換層 1 である a－S e が、蒸着法によってアクティブマトリックス基板 1 0 上に直接成膜された構造になっている。このような構造の場合、以下のような問題が生じる。

【0 0 0 9】

（1）変換層 1 として、a－S e の代わりに他の半導体材料を使用しようとした場合、アクティブマトリックス基板 1 0 の耐熱性の問題で利用できる半導体材料が制限される場合がある。例えば、a－S e に比べて X 線に対する感度向上が期待できる C d T e や C d Z n T e の多結晶膜は、大面積成膜に適した M O C V D 法・近接昇華法、ペースト焼成法などで成膜すると、3 0 0 ℃以上の成膜温度が必要になる。これに対して、一般にアクティブマトリックス基板 1 0 に形成されている上記のスイッチング素子（T F T）3 は、通常の半導体層に a－S i：

Hを用いた場合、耐熱温度は約250℃である。したがって、a-Si:Hのアクティブマトリックス基板10上に、CdTeやCdZnTeの多結晶膜を直接成膜することは困難であるという問題がある。

【0010】

(2) 大型の二次元画像検出器では、アクティブマトリックス基板10内のゲート線4及びデータ線5の配線が長くなり、さらに、ゲート駆動回路6および信号読出回路7までの接続は、ACF(異方性導電膜)等を用いてFPC(フレキシブルパネル回路)などに接続される。この場合、これらの寄生抵抗・容量成分によるノイズが発生し、二次元画像検出器の重要な性能であるS/N比やダイナミックレンジを低下させるという問題がある。

【0011】

本発明は、このような事情に鑑みてなされたものであって、CdTeやCdZnTe等の多結晶膜を直接成膜することができるような、高耐熱性のマトリックスプロセス基板を用い、回路の接続によるS/N比やダイナミックレンジの低下が少ない放射線検出器を提供することを目的とする。

【0012】

【課題を解決するための手段】

上記の目的を達成するため、本発明の放射線検出器は、絶縁基板上に2次元格子状に行配列されたゲート線及びデータ線と、その各格子点毎に設けられ前記ゲート線及びデータ線と接続された複数の高速スイッチング素子と、その高速スイッチング素子のソース電極に接続された画素電極と、その画素電極と接地間に設けられた電荷蓄積容量とから構成されるアクティブマトリックス基板と、前記画素電極の上部に形成され光または放射線を吸収し電子-正孔対を発生する変換層とを備えた放射線検出器において、前記アクティブマトリックス基板にポリシリコン(Poly-Si)プロセスの基板を用いたものである。

【0013】

そして、光または放射線を吸収し電子-正孔対を発生する変換層がCdTeまたはCdZnTeの多結晶膜である。

【0014】

本発明の放射線検出器は、上記のように構成されており、アクティブマトリックス基板にポリシリコン（P o l y - S i）プロセスの基板を用い、300℃以上の成膜温度で多結晶の変換層を形成することが出来る。そのため、変換層として、光や放射線に対して高い感度が期待できるC d T eやC d Z n T e等、多様な多結晶半導体膜を用いて二次元画像検出器を構成することができる。

【0015】

また、アクティブマトリックス基板をポリシリコン（P o l y - S i）プロセスで作製するため、一つの大きなアクティブマトリックス基板上に、ゲート駆動回路やプリアンプからなる信号読出回路等の信号処理回路を、形成することができるので、低ノイズでダイナミックレンジの大きな放射線二次元画像検出器を構成することができる。

【0016】

【発明の実施の形態】

本発明の放射線検出器の一実施例を図1、図2を参照しながら説明する。図1は本発明の放射線検出器の正面から見た構造模式図を示す。図2は放射線検出器の画素の構成断面を示す図である。

本放射線検出器は、高耐熱性で絶縁の支持基板11上に2次元格子状に行配列されたゲート線4及びデータ線5と、その各格子点毎に設けられゲート線4及びデータ線5と接続された多数の多結晶シリコン（P o l y - S i）TFT（薄膜トランジスタ）からなる高速のスイッチング素子3と、この高速のスイッチング素子3のソース3b電極に接続された画素電極1aと、その画素電極1aに接続された容量電極2aと、その容量電極2aと接地電極2c間に形成された電荷蓄積容量2と、から構成されるアクティブマトリックス基板9と、画素電極1aの上部に形成され光または放射線を吸収し電子-正孔対を発生する変換層1と、その上部に設けられた共通電極1bと、そのアクティブマトリックス基板9の画素領域8の外の周辺部に設けられたゲート駆動回路6と信号読出回路7とから構成されている。

【0017】

アクティブマトリックス基板9は、まず、高耐熱性で絶縁の支持基板11上に

、TFT素子のゲート3aに接続されるゲート線4と、接地電極2cと、その上に層間絶縁膜2bが作られる。そのゲート3aの位置に、多結晶シリコン(Poly-Si) TFT(薄膜トランジスタ)からなるスイッチング素子3の半導体層が形成される。そして、TFT素子のドレイン3cにデータ線5が配線され、TFT素子のソース3bに容量電極2aが形成される。それにより、接地電極2cと容量電極2a間に電荷蓄積容量2が形成される。そして、絶縁保護膜13を介して各画素の上部に、容量電極2aに接続された画素電極1aが形成される。

【0018】

従来の放射線検出器は、アモルファスシリコン(a-Si)によって形成された薄膜トランジスタ(TFT)基板を用いているが、本放射線検出器は、多結晶シリコン(Poly-Si)によって形成された薄膜トランジスタ(TFT)基板を用いて製造される。その理由は、多結晶シリコン(Poly-Si) TFT基板は、アモルファスシリコン(a-Si) TFT基板に比べて、耐熱温度が高く300℃以上の環境温度でも安定していることである。

【0019】

次に、多結晶シリコン(Poly-Si) TFT(薄膜トランジスタ)のSiゲートnMOSの製造工程を説明する。まず、初期工程で基板表面に薄い二酸化珪素膜を形成させ、さらに、その上に窒化珪素膜を成膜する。次に、トランジスタ領域以外の窒化珪素膜を除去し、チャンネルストップ用のイオン打ち込みを行なう。これを熱酸化し、窒化珪素膜が無いところに厚い(500nm以上)のフィールド酸化膜を成長させる。この時、厚い酸化膜の半分は基板中に食い込んだ状態になる。次に、酸化膜と窒化膜を除去し、改めて、薄いゲート酸化膜(20~40nm)を成長させる。その上に、多結晶Siをマスクとして薄い酸化膜を除去し、この領域にn+のイオン注入を行って、ソース、ドレイン領域を形成する。次に、CVDで厚い酸化膜またはPSGを成長し、コンタクトホール用の穴をあけ、この上にスパッタリングでAl膜を形成し、パターニングしてソース、ドレインの電極を作る。

【0020】

本放射線検出器は、アクティブマトリックス基板9が、液晶表示装置を製造す

る過程で形成されるポリシリコン (poly-Si) アクティブマトリックス基板と同じプロセスで形成されるものである。二次元画像検出器の全体の面積は、およそ $50\text{ cm} \times 50\text{ cm}$ であり、 $150\text{ }\mu\text{m}$ ピッチで画素がマトリックス状に配列される。そして、アクティブマトリックス基板 9 の周辺部には、さらに、アクティブマトリックス基板 9 上に形成された TFT 素子 (p-Si のスイッチング素子 3) のゲート 3 a に信号を送るゲート駆動回路 6 や、変換層 1 からの電荷蓄積容量 2 の電荷信号を取込むプリアンプ回路等が内蔵された信号読出回路 7 が設けられる。

【0021】

最初に、ポリシリコン (poly-Si) アクティブマトリックス基板 9 の表面に、各画素に相当する画素電極 1 a の部分は除いて、シリコン窒化膜 (SiN) や有機系樹脂の絶縁保護膜 1 2 を覆う。そして、周辺部等、膜の不要部分をマスクして、このアクティブマトリックス基板 9 を成膜装置にセットする。大面積成膜に適した MOCVD 法・近接昇華法、ペースト焼成法などで、CdTe や CdZnTe 等の変換層 1 の多結晶膜を成膜する。変換層 1 の前後には必要に応じて、CdS や ZnTe 等の電荷阻止層を形成する。その後、変換層 1 の上部に、変換層 1 で発生した電荷 (電子-正孔) を + 電極側と - 電極側に移動させ、電荷蓄積容量 (Cs) 2 に収集するためのバイアス電圧を印加する共通電極 1 b を形成する。さらに必要に応じて表面保護膜を形成する。

【0022】

本放射線検出器では、多結晶シリコン (Poly-Si) のスイッチング素子 3 が、アクティブマトリックス基板 9 上に形成されるので、従来のアモルファスシリコンのスイッチング素子の場合、耐熱温度は約 250°C であったが、本アクティブマトリックス基板 9 の場合、耐熱温度が高く、 300°C 以上の成膜条件で、変換層 1 の半導体膜 CdTe、CdZnTe 等を成膜することが出来る。

【0023】

そして、大面積のアクティブマトリックス基板 9 に形成されたゲート線 4、データ線 5、共通電極 1 b、接地電極 2 c と、外部の周辺に設けられたゲート駆動回路 6 と信号読出回路 7 との接続は、同一アクティブマトリックス基板 9 上で、

同時に、信号処理回路を形成することが出来る。そのため、FPCなどの接続による、寄生抵抗・容量成分によるノイズの発生がなく、低ノイズでダイナミックレンジの大きな放射線二次元画像検出器を構成する。

【0024】

上記の実施例では、ポリシリコン（poly-Si）プロセスで製作されたアクティブマトリックス基板9を用いた放射線検出器が、光または放射線を検出する検出器として説明したが、紫外線や赤外線等の二次元画像検出器にも適用可能である。

また、変換層1に用いる半導体膜の材料として、CdTeやCdZnTeについて説明したが、ポリシリコンアクティブマトリックス基板の耐熱温度範囲内で成膜できれば、所望の検出特性を得るために必要な材料を選択することができる。

【0025】

【発明の効果】

本発明の放射線検出器は上記のように構成されており、ポリシリコン（poly-Si）プロセスで形成された多結晶シリコンTFT、絶縁層、電極からなるアクティブマトリックス基板を用いているので、300℃以上の成膜温度でも、安定して多結晶の変換層を形成することができる。そのため、光や放射線に対して高い感度が期待できるCdTeやCdZnTe等、多様な多結晶半導体膜を用いることができ、S/Nのよい、ダイナミックレンジの広い放射線検出器を得ることができる。

【0026】

さらに、同一アクティブマトリックス基板9上で、同時に信号処理回路を形成することが出来るため、FPCなどの接続による、寄生抵抗・容量成分によるノイズの発生がなく、良好な画像を得ることができる。

【図面の簡単な説明】

【図1】 本発明の放射線検出器の正面から見た回路構成を示す図である。

【図2】 本発明の放射線検出器の製造方法を説明するための断面構造を示す図である。

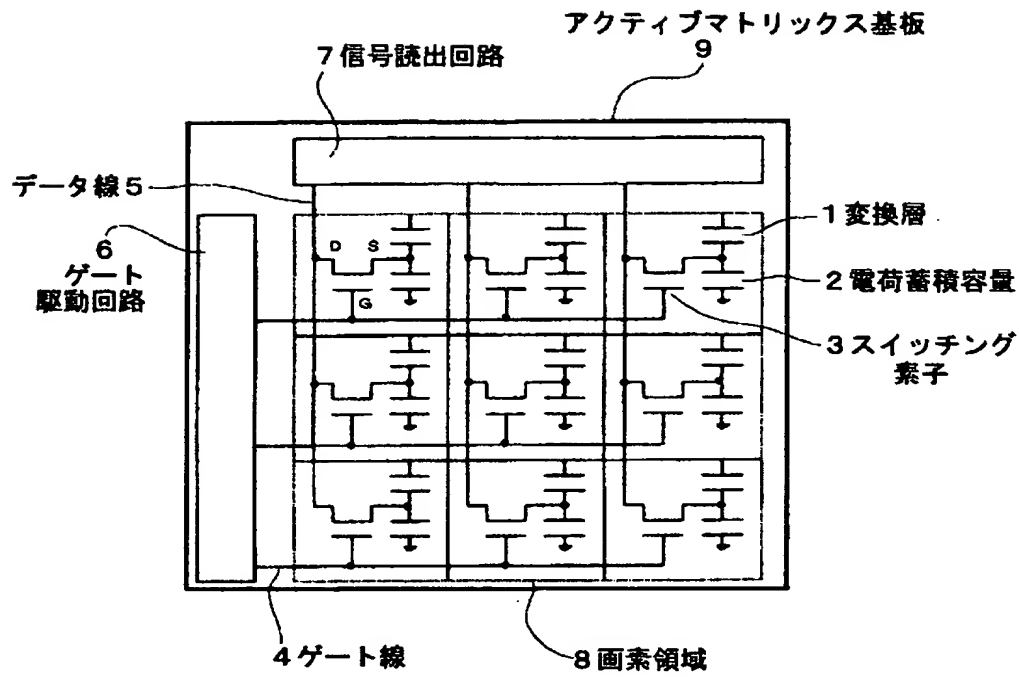
【図 3】 従来の放射線検出器の正面から見た回路構成を示す図である。

【符号の説明】

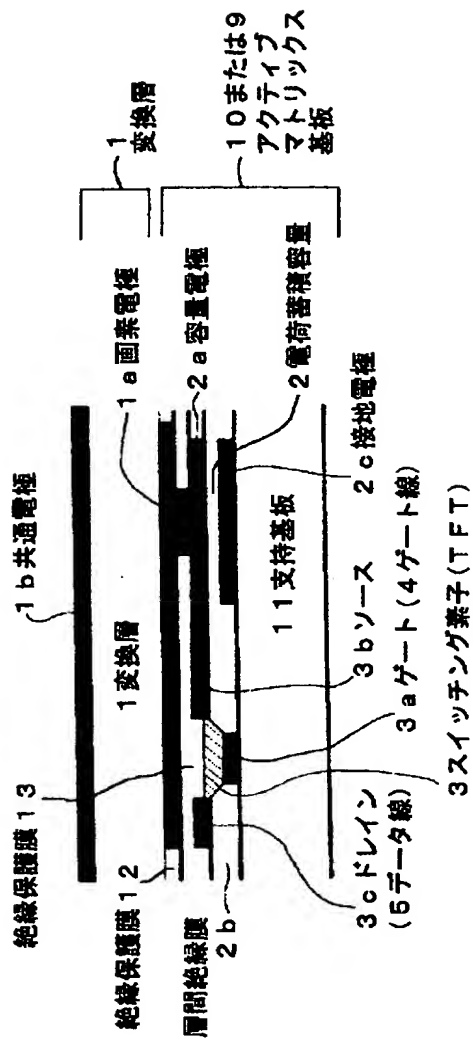
- 1 …変換層
- 1 a …画素電極
- 1 b …共通電極
- 2 …電荷蓄積容量
- 2 a …容量電極
- 2 b …層間絶縁膜
- 2 c …接地電極
- 3 …スイッチング素子
- 3 a …ゲート
- 3 b …ソース
- 3 c …ドレイン
- 4 …ゲート線
- 5 …データ線
- 6 …ゲート駆動回路
- 7 …信号読出回路
- 8 …画素領域
- 9 …アクティブマトリックス基板
- 1 0 …アクティブマトリックス基板
- 1 1 …支持基板
- 1 2 …絶縁保護膜
- 1 3 …絶縁保護膜

【書類名】 図面

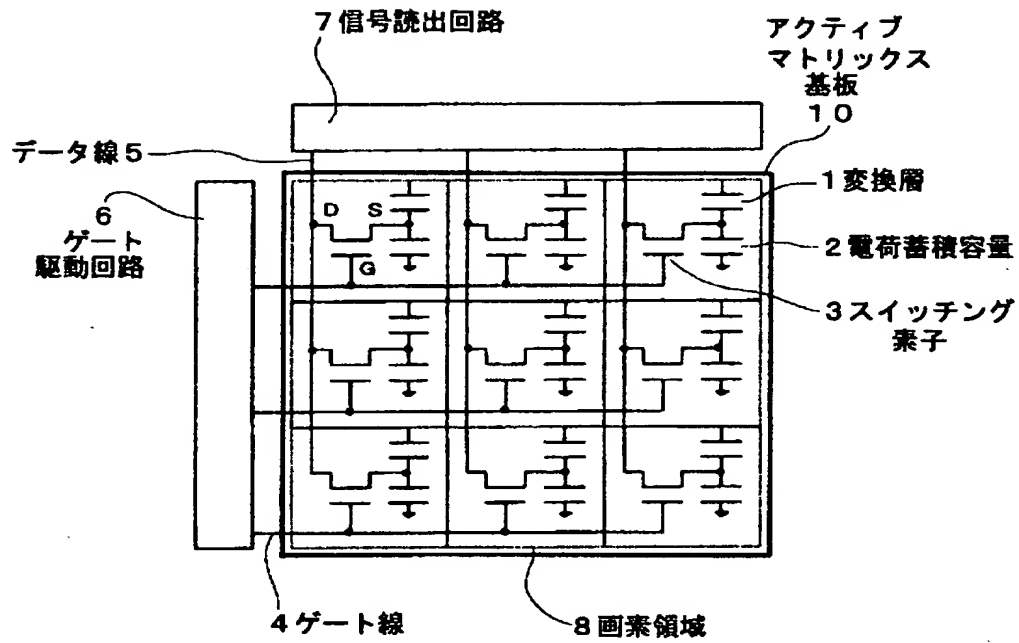
【図 1】



【図 2】



【図 3】



【書類名】 要約書

【要約】

【課題】 高耐熱性のマトリックスプロセス基板を用い、広いダイナミックレンジと高いS/Nを有する放射線検出器を提供する。

【解決手段】 ポリシリコン (Poly-Si) プロセスで形成された多結晶シリコンTFTのスイッチング素子3、電荷蓄積容量2、絶縁層、各電極、ゲート線4、データ線5からなるアクティブマトリックス基板9を用い、300℃以上の成膜温度で、光や放射線に対して高い感度が期待できるCdTeやCdZnTe等の多結晶の変換層1を形成する。アクティブマトリックス基板9の同一面にゲート駆動回路6と信号読出回路7を設け、各画素の信号を、外部に走査して取出す。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000001993]

1. 変更年月日 1990年 8月27日

[変更理由] 新規登録

住 所 京都府京都市中京区西ノ京桑原町1番地
氏 名 株式会社島津製作所